

# AN-5

## 通过300米CAT-5电缆驱动VGA的演示套件



### 简介

低成本，易获取性，以及可预测的电气特性使得标准无屏蔽CAT5双绞线成为长距离电子信息传输的极佳选择！通过CAT5电缆传输视频信号需要发射和接收电路！本应用笔记描述了在双绞线上传输的加密Vsync和Hsync Cadeka视频。此双绞线方案可处理VGA (640\*480)和SVGA (800×600)格式。(可处理XVGA(1024\*768)格式的方案正在开发中)。此演示套件可驱动长达300米的无屏蔽CAT5双绞线！

### 方框图

图1显示了通过双绞线演示套件传输CADEKA视频的方框简图。方框图显示了CEB500加密器（单端至差分驱动器）。此加密器将5条单端数据线路（R,G,B,Vsync及Hsync）加密成3条差分线路，并通过长达300米的无屏蔽双绞线传输。CEB501接收3个加密差分信号，均衡线路损失，并将信号解密回纯红色（R），绿色（G），蓝色（B），及Vsync,Hsync信号。

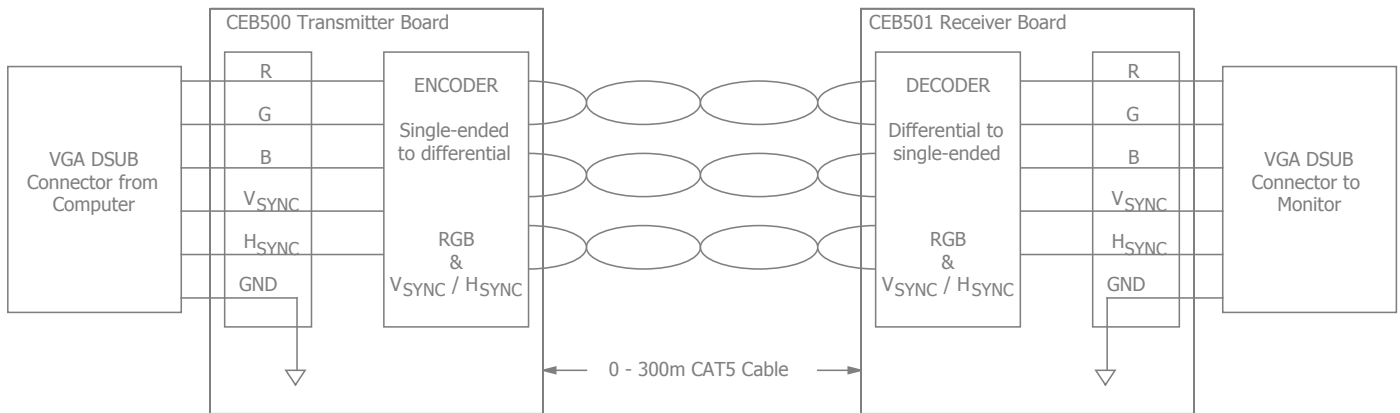
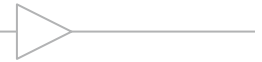


图 1: 演示套件方框图



## CAT5 基本信息

典型的CAT5电缆由4个分离的双绞线通道组成，（通常使用24AWG线）。对于远距离视频系统，3个通道用于传输视频信息，另外一个通道用于传输音频或控制信息！双绞线允许差分信号传输。这样可通过更大信号摆幅和抑制谐波畸变获得更佳视频质量。在传输之前，RGB视频信息首先转换为差分信号。在接受器端，信号转换回单端信号以驱动标准视频显示器。

对于长距离传输，电缆的电气特性将衰减信号中的高频成分。对于高质量视频信号，上述问题须在接收器端进行矫正：通过加入频域响应均衡功能，选择性的将高频成分提升回原有值。

长距离电缆传输的另一影响因素是由电缆有限阻值造成的直流增益下降。这将影响重建影像的对比度等级。

## VGA 基本信息

典型计算机图像界面通常使用可驱动640×800像素阵列的标准VGA视频格式。高的分辨率格式允许有大的像素阵列。此CAdeK方案可处理VGA(640\*480)和SVGA(800×600)格式。（可处理XVGA(1024\*768)格式的方案正在开发中）。

VGA形式的界面由3个视频通道和2个计时或同步通道组成。3个视频通道传输独立的纯红，绿，蓝信息。计时信号用于标准水平（Hsync），垂直（Vsync）脉冲。

为在3个通道上传输5个独立视频信息信号，Cadeka驱动器/接收器方案将HSYNC和VSYNC信息加密至3个视频通道的共模电平。这通过加密电平抵消电磁辐射的方式完成，电磁辐射可会破坏视频信号。在接收器端，共模电平被检测，并解码回原有HSYNC和VSYNC信息。

## 原理图讨论：

### 发送板-CEB500

CEB500直接从标准15引脚DSUB连接器接收VGA格式的视频信息，连接器位于个人电脑背面。图2显示了CEB500原理图。它包括一个电源稳压器，3个单端至差分电缆驱动器电路（红，绿，蓝视频），一个HSYNC和VSYNC加密块，以及一个共模电压调节器。CEB-500使用5v单供电电源。此外，所有输入输出端包含ESD保护二极管。

垂直和水平sync脉冲被加密为3个分离的共模电平，以使用权重函数驱动各自通道：

$$\text{RED CM} = K*(V_{\text{SYNC}} - H_{\text{SYNC}}) + \text{mid-supply}$$

$$\text{GREEN CM} = K*(-2V_{\text{SYNC}}) + \text{mid-supply}$$

$$\text{BLUE CM} = K*(V_{\text{SYNC}} + H_{\text{SYNC}}) + \text{mid-supply}$$

$V_{\text{SYNC}}$ 和 $H_{\text{SYNC}}$ 预计为标准逻辑电平。K因子限制 $V_{\text{SYNC}}$ 和 $H_{\text{SYNC}}$ 的逻辑摆幅，允许±0.5v的共模范围。由此产生了以下四种可能组合的权重表。如表所示，所有4种组合在不同通道中产生相同的电平值3.0， 2.0， 2.5，这可在开关过程中抵消通道间的电磁干扰。

Hsync	Vsync	RED CM	Green CM	BLUE CM
Low	High	3.0	2.0	2.5
Low	Low	2.5	3.0	2.0
High	Low	2.0	3.0	2.5
High	High	2.5	2.0	3.0

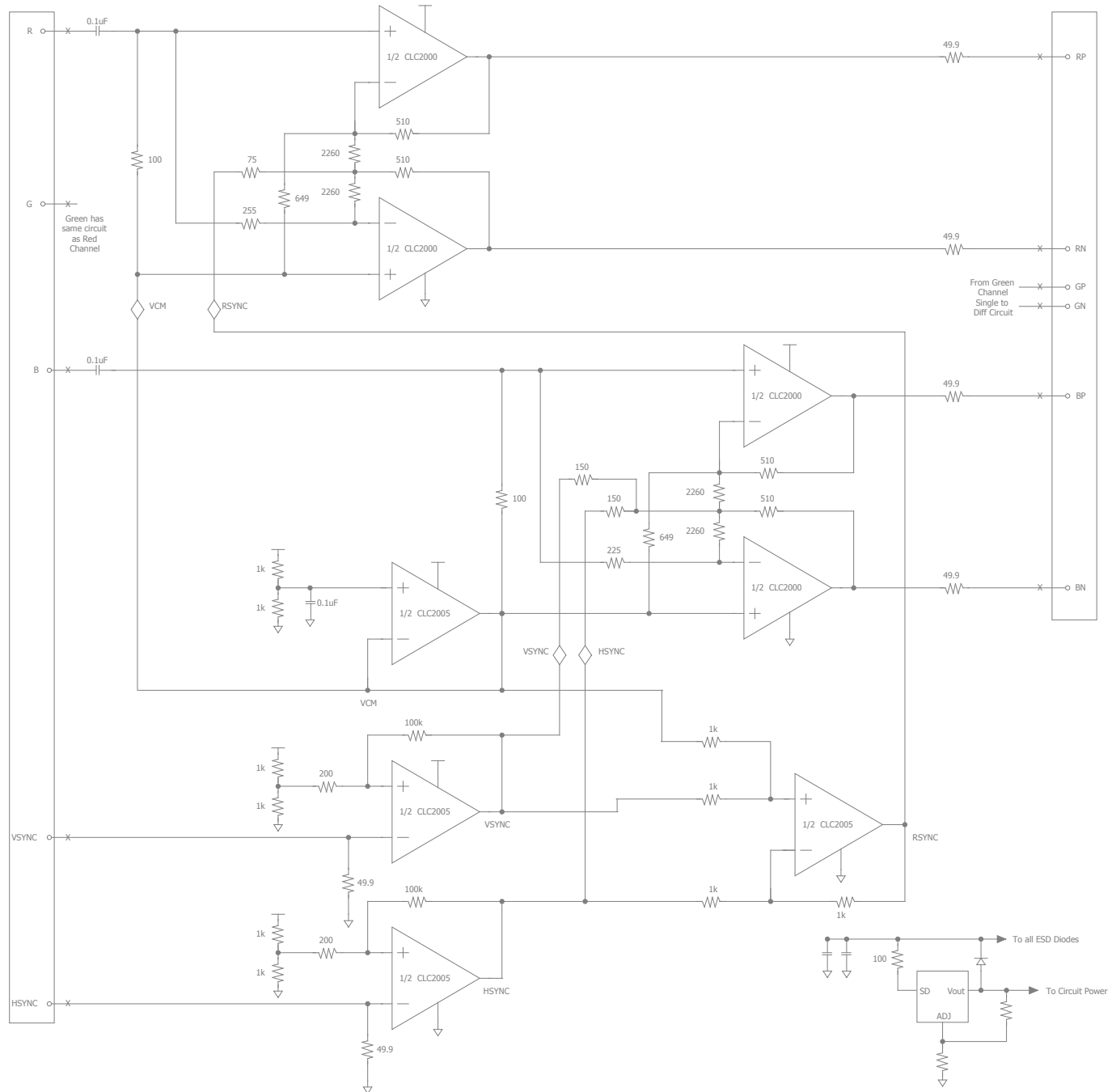


图 2: CEB500 发送器/编码器原理图



图3详细显示了红色，绿色通道驱动器。视频信息交流耦合至CLC2000输入端。双CLC2000用于提供倒向和同向配置，以产生驱动CAT5电缆所需的差分信号。考虑到共模sync信息，非倒向放大器设定为2x增益配置。这将允许共模信息通过电阻R7，R8插入至两个放大器反馈总和结点。

电阻R11同时用于设定DC偏置条件产生参考电平和设置75Ω输入阻抗。注，R11并联于R1，阻抗设为近似100Ω的标准电阻值。

绿色通道直接从sync输入施密特触发器电路接收VSYNC信息（在下面讨论）。红色通道从差分电路接收权重共模电平（下面讨论）。设定R7和R8电阻值以获取期望的K因子并限定共模摆幅至±0.5V。

输出串联电阻R5，R6设定为50Ω，以确保正确的电缆端接。

蓝色通道详细描述于图4。除含有2个共模输入外，此电路与红，绿色通道基本相同。这样也就允许VSYNC和HSYNC加合运算，以提供所需的权重方程。以这种方式进行加合运算不需要额外加合放大器，降低了成本。

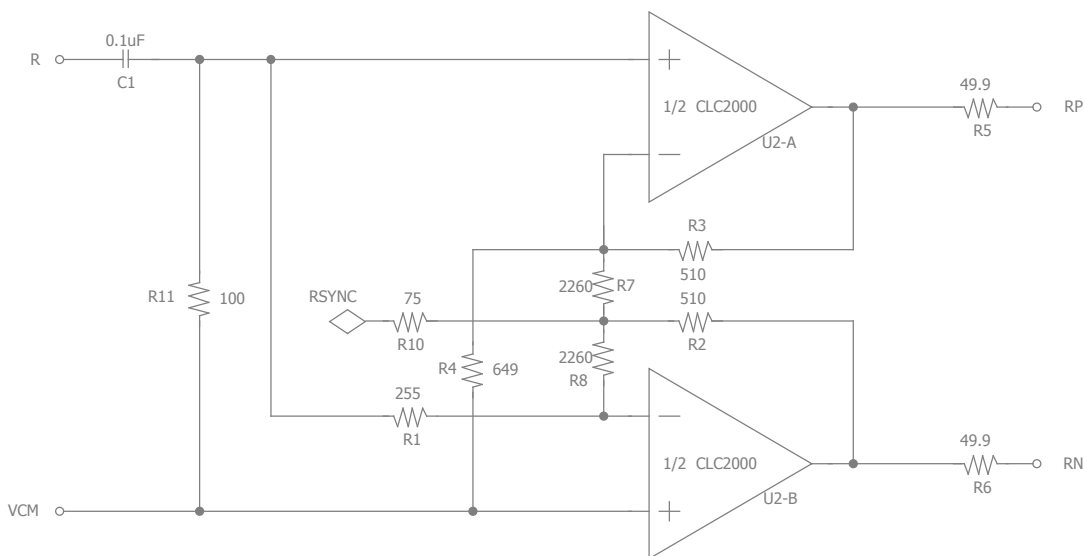


图3: 红色和绿色通道原理图

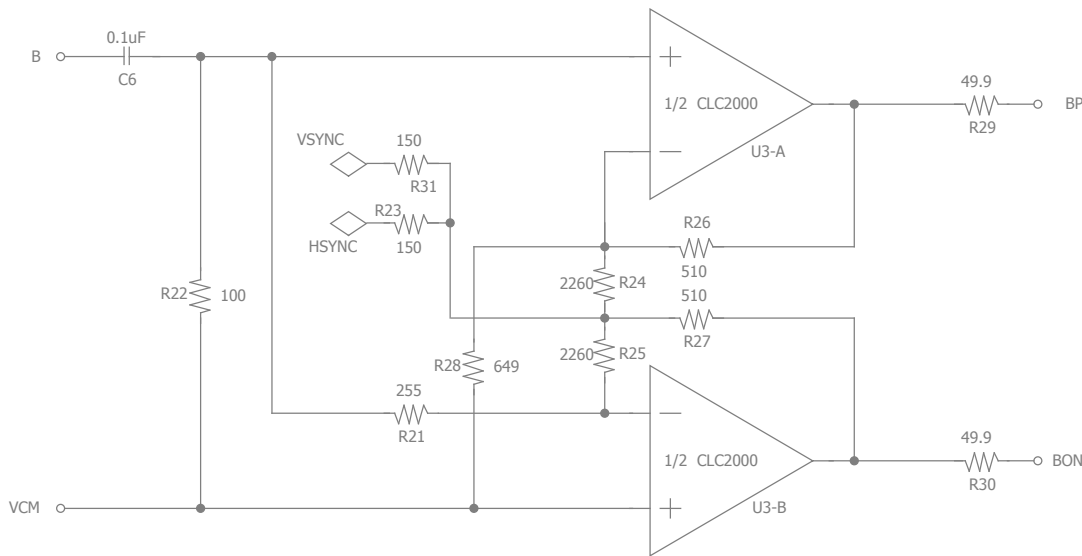


图 4: 蓝色通道原理图





## 原理图讨论

### 接收板-CEB501

图8显示了CEB501原理图。它由一个供应电源稳压器，3个带有均衡电路的差分至单端电缆驱动器电路（红，绿，蓝视频），一个HSYNC和VSYNC解码器，驱动器块，以及一个共模电压调节器组成。同CEB500一样，所有输入输出端包含ESD保护二极管。

所有3个通道相同，其中一个通道举例说明于图6. 每个通道：

- 提供正确的电缆端接
- 允许共模电平检测加密的HSYNChVSYNC信号
- 提供差分至单端转换
- 允许双极点/零点频率均衡
- 为对比度控制进行的对比度调节
- 驱动标准单端或双双端视频负载

电阻R28和R29提供高阻抗共模检测节点，以提取共模SYN信号。附加网络（见图5）总和红，蓝信号，提供可与绿色信号比较的共模信号（红+蓝），从而提取VSYNC。

电阻R30和R33以及电容C12形成电缆端接网络。此网络允许低频DC负载，同时在高频段提供正确电缆端接。

两个CLC2000放大器中的一个执行差分至单端转换，另外一个执行直流增压及高频均衡功能。

对不同CAT5电缆长度，调节直流增益和频率均衡的功能通过使用固定开关实现。对长度在0-300米的电缆，3个4-态DIP开关（每通道一个）允许有4种不同设置，这是同时调节直流（对比度）和频率均衡的快速而简单控制。

注释：其中一个开关必须常置于‘ON’位置。如果所有开关置于‘OFF’位置，输出端将无法显示任何视频图像。

对于长度0至300米，增量为25米的电缆，下方表2提供了建议的DIP开关设置。

为正确驱动双端视频负载，输出串联电阻R54设置为54Ω。

电缆长度（米）	DIP 开关位置			
	1	2	3	4
1 to 150	OFF	ON	OFF	OFF
151 to 200	OFF	OFF	ON	OFF
201 to 300	OFF	OFF	OFF	ON

表 2: 对于不同电缆长度，建议的DIP开关设置

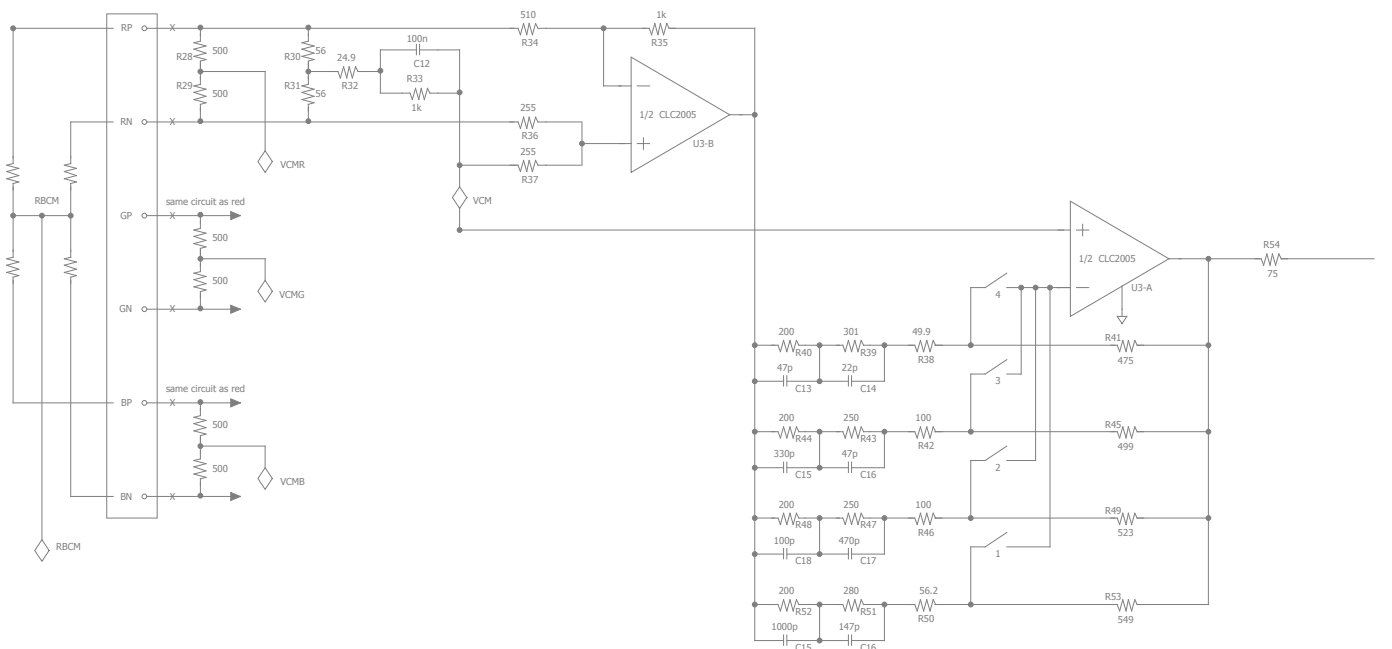


图 6: 红，绿及蓝电缆均衡器原理图

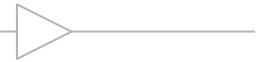


图7详细描述了接收器辅助电路。电路使用3个低成本，轨到轨输出的CLC2005放大器对。

余下的两个放大器用于解码水平和垂直同步信号，并驱动输出进入标准150双端负载。

CLC2005放大器对中的一半（单放大器），用于产生但电源操作必需的低阻抗共模参考电压。

对于提取的sync信号，3个放大器用于提升增益。这包括上面提到从电阻网络中获得的红，蓝及红+蓝信号。这提供了一个更加稳定的SYNC侦测电路（注释：额外的频率均衡可通过放置均衡电容加入，该电容与增益设置电阻（R85,R87,R89）并联）

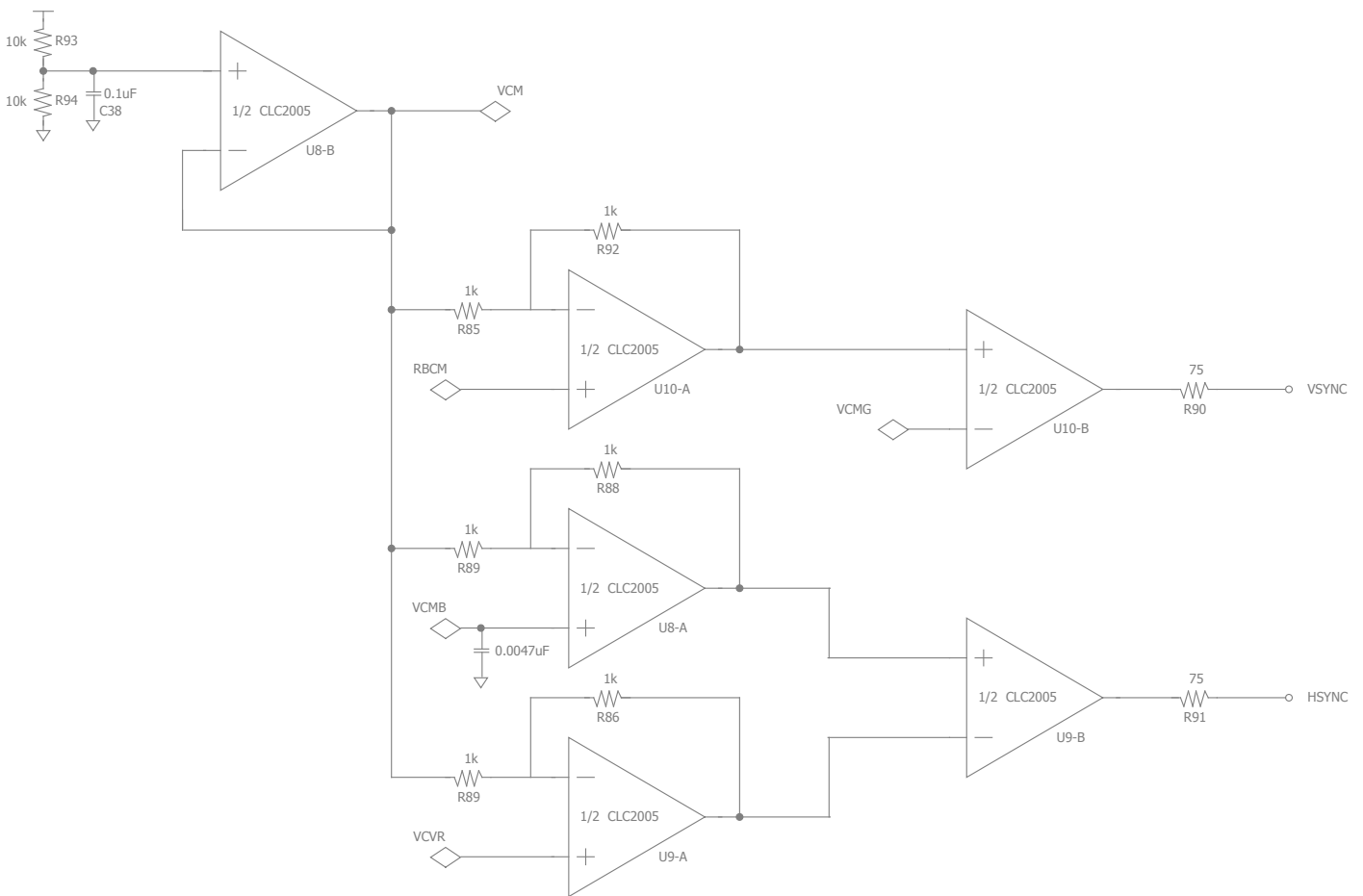


图 7: 可调接收器原理图

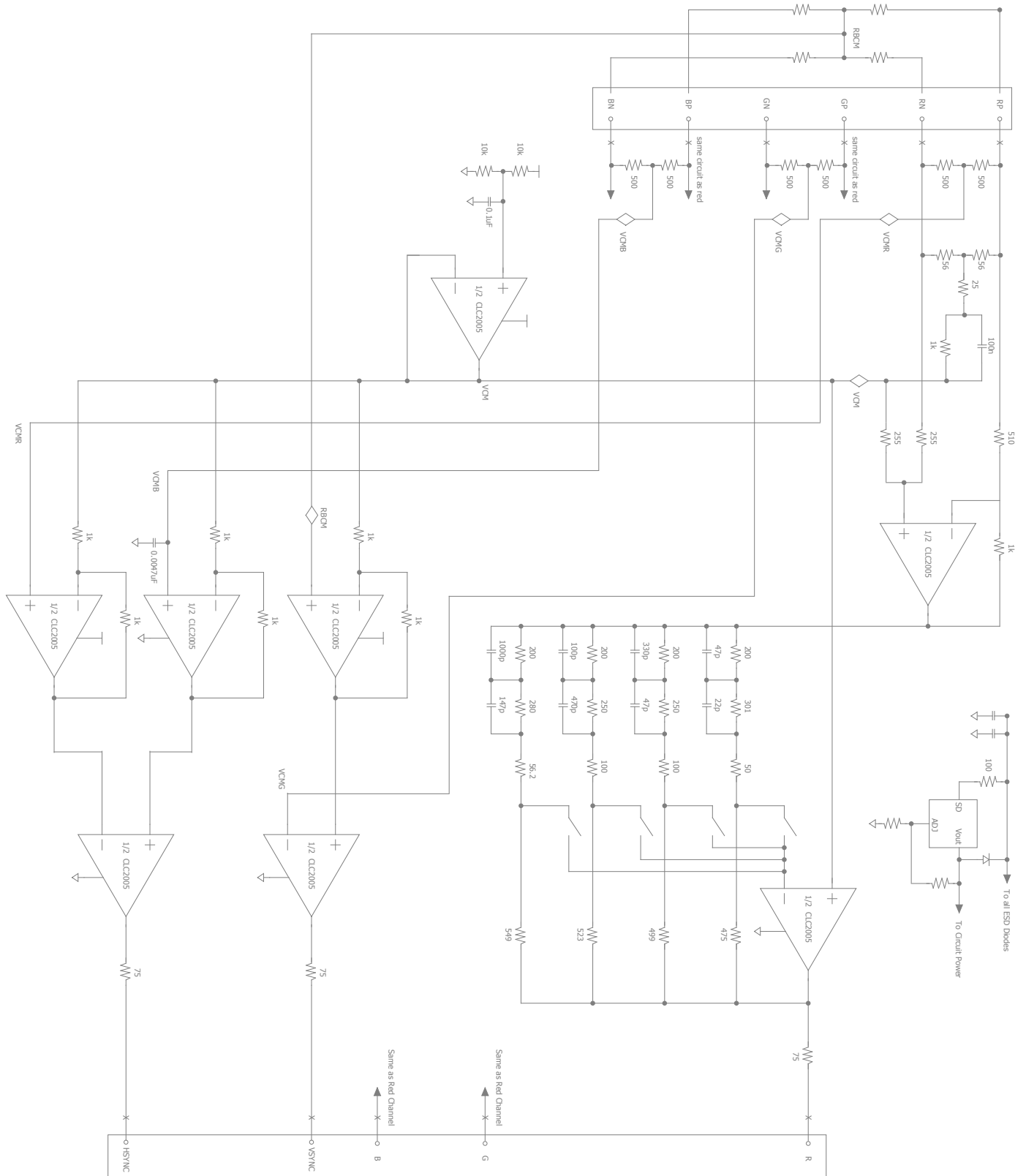


图9: CEB501接收器/解码器/均衡器原理图



## 设置与操作

1. 启动前，将远程显示器直接连接到PC背面的VGA输出。对于Windows-XP操作系统，点击右键，选中‘属性’，然后选中设置。选择显示器，设置分辨率。选择600×480（VGA），800×600（SVGA）或800×600（SVGA）分辨率。完成后断开显示器和PC，继续。
2. 两个电路板都需要分离的直流供电电源。额定供电电压应设置为5v。最大供电电压为6v。设置电压值时关闭电源，将电源连接至两板各自VCC和GND端。
3. 使用标准VGA布线治具，将标准PC背面的15PDSUB与CEB500发射板上的15PDSUB相连。
4. 选择所需CAT5电缆长度，并通过RJ45标准接头连接CEB500与CEB501。
5. 依据CAT5电缆长度，使用上面表 2 确定 4 种状态中的一种进行线路均衡。对 3 个通道中的每个通道设置同态开关。如上所述，对于每个DIP开关只将其 4 个单独开关中的 1 个置于‘ON’位置。其他开关置于‘OFF’位置。
6. 将显示器或其他显示设备连接于CEB501面板上的15接头D S U B。
7. 开启直流电源，首先开启CEB500电源，然后开启

CEB501电源。视频应显现于远程显示器。

注释：以下链接为免费下载，可使PC产生一些有用的视频测试样例，这将有益于演示在双绞线上传输CADEKA VGA视频。

<http://www.spectralcal.com/>

选择 download-> HTPC Pattern generator

跟随安装程序，安装程序将在电脑桌面上放置图标。点击图标开始Ca1MAN 图形生成器。



材料清单

项目	制造厂商	制造厂商 P/N	说明	CEB500上 数量	CEB501上 数量
1	Circuits West	CEB500	Printed Circuit Board	1	0
2	Circuits West	CEB501	Printed Circuit Board	0	1
3	CADEKA	CLC2000	Dual OP-Amp	3	3
4	CADEKA	CLC2005	Dual OP-Amp	2	3
5	CTS	208-4	4POS SPST Dip Switch	0	3
6	Tyco	1734344-1	15P DSUB Connector	1	1
7	EDAC	A00-108-660-450	RJ45 Modular Jack	1	1
8	Diodes Inc.	SDA004-7	Dual Schottky Barrier	3	3
9	Diodes Inc.	1N4148-T	1N4148 ESD Diode	11	11
10	MicroChip	MCP1825-ADJE/AT	500mA LDO	1	1
11	Panasonic		24.9 Ω Resistor	0	3
12	Panasonic		49.9 Ω Resistor	8	3
13	Panasonic		56.2 Ω Resistor	0	9
14	Panasonic		75 Ω Resistor	2	5
15	Panasonic		100 Ω Resistor	4	7
16	Panasonic		150 Ω Resistor	2	0
17	Panasonic		200 Ω Resistor	2	12
18	Panasonic		249 Ω Resistor	0	6
19	Panasonic		255 Ω Resistor	6	6
20	Panasonic		280 Ω Resistor	0	3
21	Panasonic		300 Ω Resistor	0	3
22	Panasonic		475 Ω Resistor	0	3
23	Panasonic		499 Ω Resistor	0	9
24	Panasonic		510 Ω Resistor	6	6
25	Panasonic		523 Ω Resistor	0	3
26	Panasonic		549 Ω Resistor	0	3
27	Panasonic		649 Ω Resistor	3	0
28	Panasonic		1 kΩ Resistor	8	9
29	Panasonic		2 kΩ Resistor	0	4
30	Panasonic		2.26 kΩ Resistor	6	0
31	Panasonic		10 kΩ Resistor	3	3
32	Panasonic		100 kΩ Resistor	2	0
33	Panasonic		107 kΩ Resistor	1	1
34	Panasonic		22 pF Capacitor	0	3
35	Panasonic		47 pF Capacitor	0	6
36	Panasonic		100 pF Capacitor	0	3
37	Panasonic		147pF Capacitor	0	3
38	Panasonic		330 pF Capacitor	0	3
39	Panasonic		470 pF Capacitor	0	3
40	Panasonic		1000 pF Capacitor	0	3
41	Panasonic		0.1 uF Capacitor	6	12
42	AVX		6.8 uF Capacitor	5	5
43	AVX		220 uF Capacitor	3	0

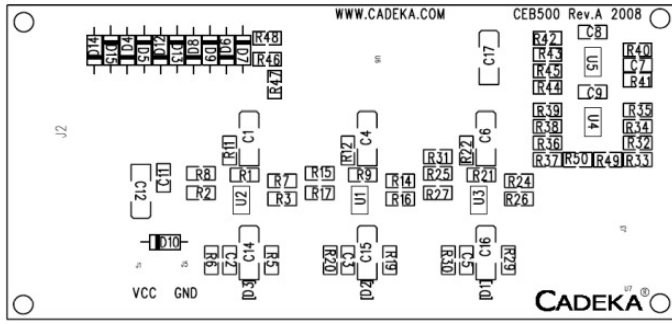
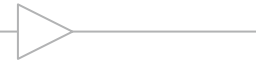


图8: CEB500 - 顶丝印层

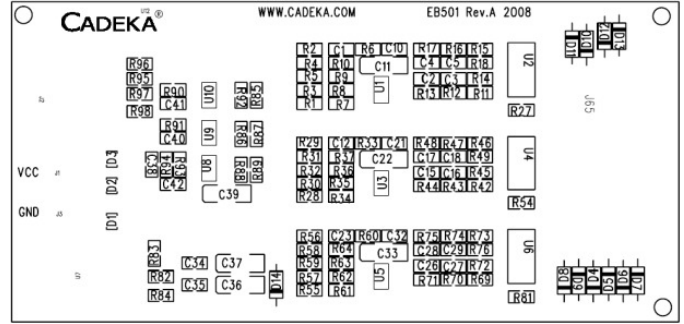


图8: CEB501 - 顶丝印层

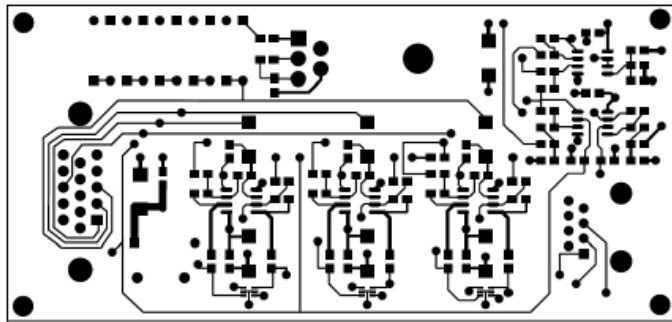


图8: CEB500 - 顶视图

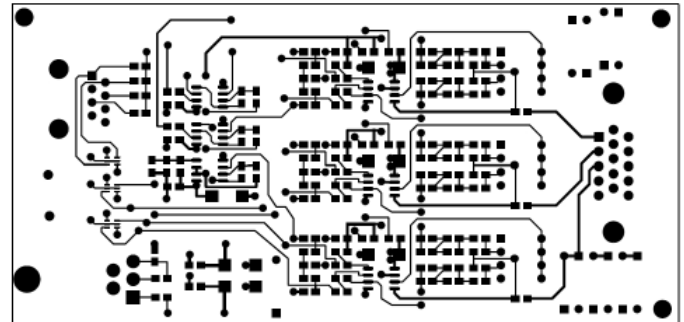


图8: CEB501 - 顶视图

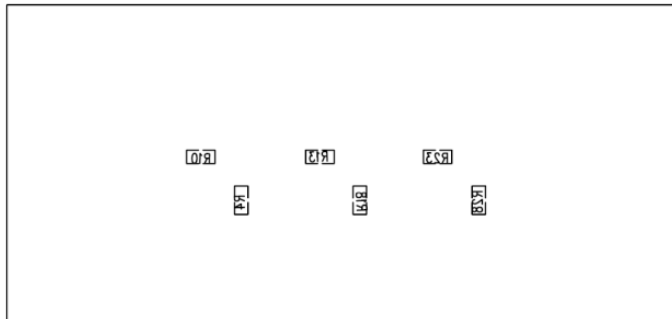


图8: CEB500 - 底丝印层

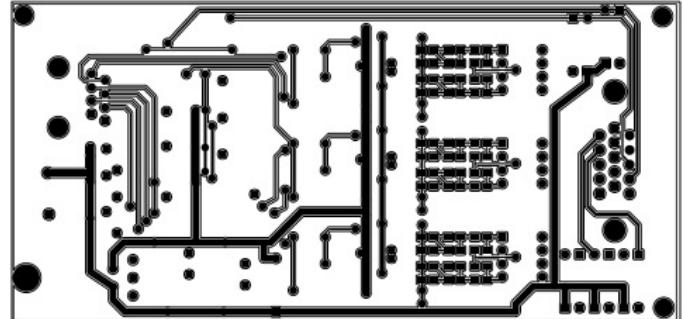


图8: CEB501 - 顶丝印层

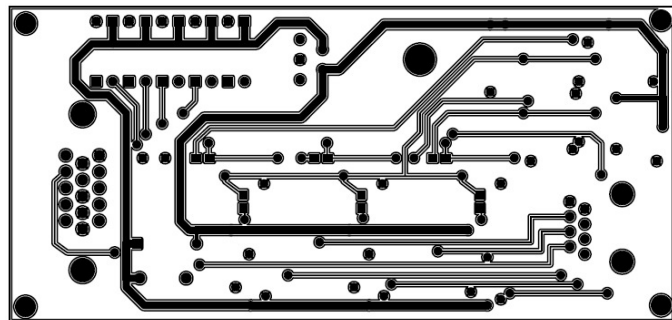


图8: CEB500 - 顶视图

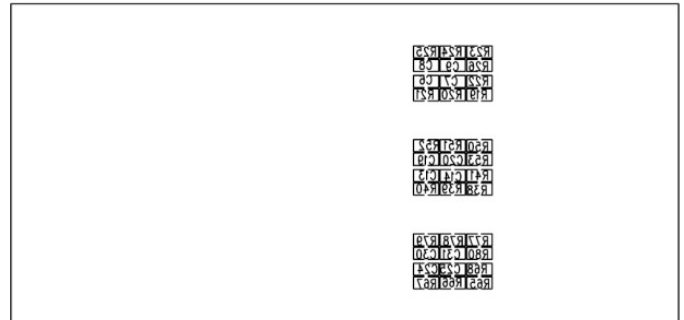
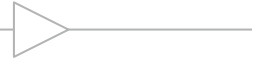


图8: CEB501 - 底视图



我们将数据手册从英文翻译成中文以便于用户使用。如需确认最新技术内容以及任何词语的准确性，请参考CADEKA提供的英文版资料。

For additional information regarding our products, please visit CADEKA at: [cadeka.com](http://cadeka.com)

**CADEKA Headquarters** Loveland, Colorado

T: 970.663.5452

T: 877.663.5452 (toll free)

CADEKA, the CADEKA logo design, Comlinear, the Comlinear logo design, and Arctic are trademarks or registered trademarks of CADEKA Microcircuits LLC. All other brand and product names may be trademarks of their respective companies.

CADEKA reserves the right to make changes to any products and services herein at any time without notice. CADEKA does not assume any responsibility or liability arising out of the application or use of any product or service described herein, except as expressly agreed to in writing by CADEKA; nor does the purchase, lease, or use of a product or service from CADEKA convey a license under any patent rights, copyrights, trademark rights, or any other of the intellectual property rights of CADEKA or of third parties.

Copyright ©2008 - 2010 by CADEKA Microcircuits LLC. All rights reserved.

